

Technische Universitaet Ilmenau
Fakultaet fuer Informatik und Automatisierung
Institut fuer Theoretische und Technische Informatik
Fachgebiet Rechnerarchitekturen

Kurzvortrag zum Thema „Coprozessoren“ Ingenieurinformatik, Hauptstudium

(nur fuer den internen Gebrauch!)

Alexander Trica (Lex@IngInf.de)
Martin Heise (Funny@IngInf.de)

1. CoPro: was ist das?

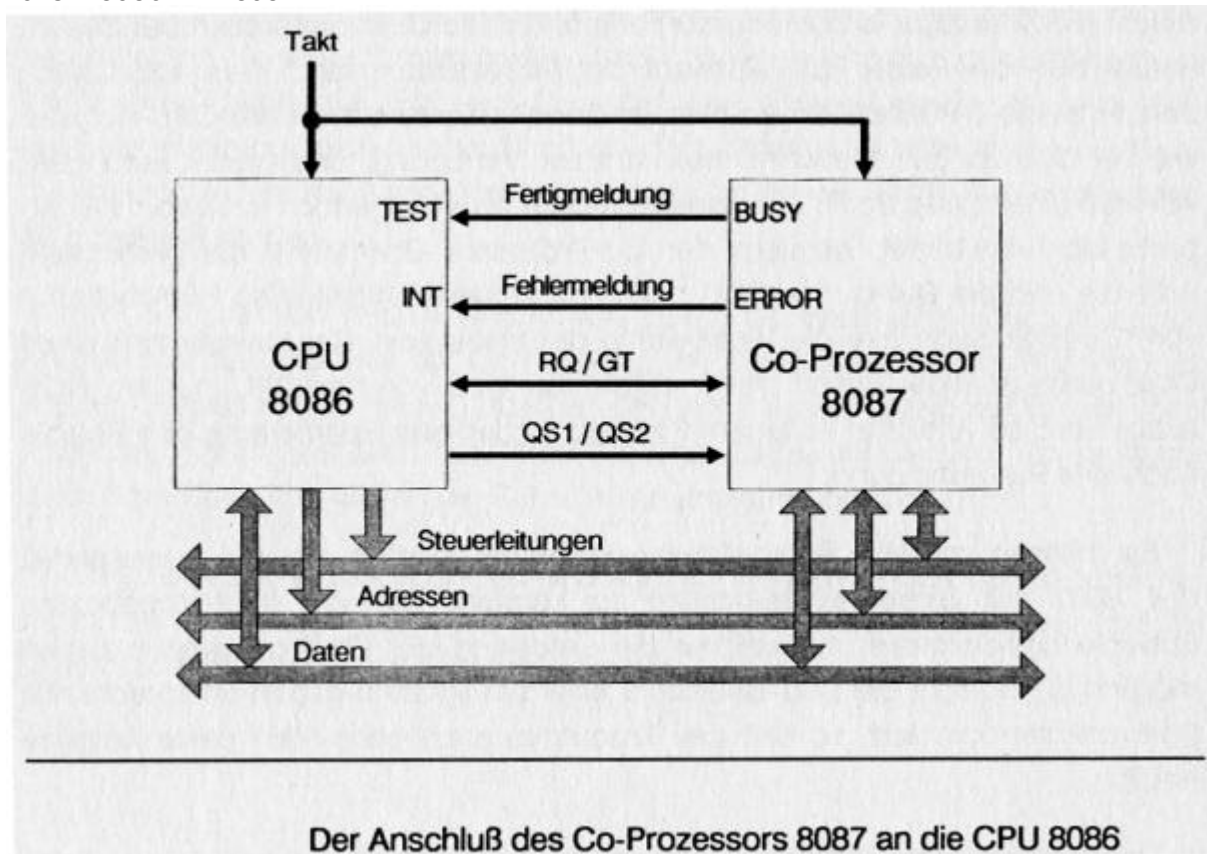
Folie: Foto (grosskotzig gleich RISC)

- meistens Fließkommaeinheit (FPU) damit gemeint
- Anwendung: CAD, Multimedia, Buchhaltung,
 - > Beschleunigung von Fließkommaoperationen
 - meist auch sin, cos, Matrizen etc. implementiert
- Standard fuer floating point: IEEE-754 (bei Intel erst ab 80387)
- Parallel zur CPU oder integriert [Folie "Erweiterung ALU"]
- Varianten: Motorola, R/3000, Intel
- floating point (meist spezielle ASICs)
 - z.B. auf 3D-GraKa's (populaeres Beispiel)

2. Intel 80x86

- bekanntester Vertreter, da im PC verwendet
- Intel: 8086/8087 (1978/1979), Konzept stellvertretend mal Daten:
 - 75000 Transistorfkt. (vgl.: CPU heute > 10 Mio. Transistoren)
 - 68 zusätzliche Instruktionen
 - 8 Datenregister fuer Verarbeitung von Fließkommazahlen nach dem damals neuesten IEEE-Standard
 - Ausführungszeiten wurden um den Faktor 100 gegenueber bestmoeglicher Softwarerealisierung verbessert

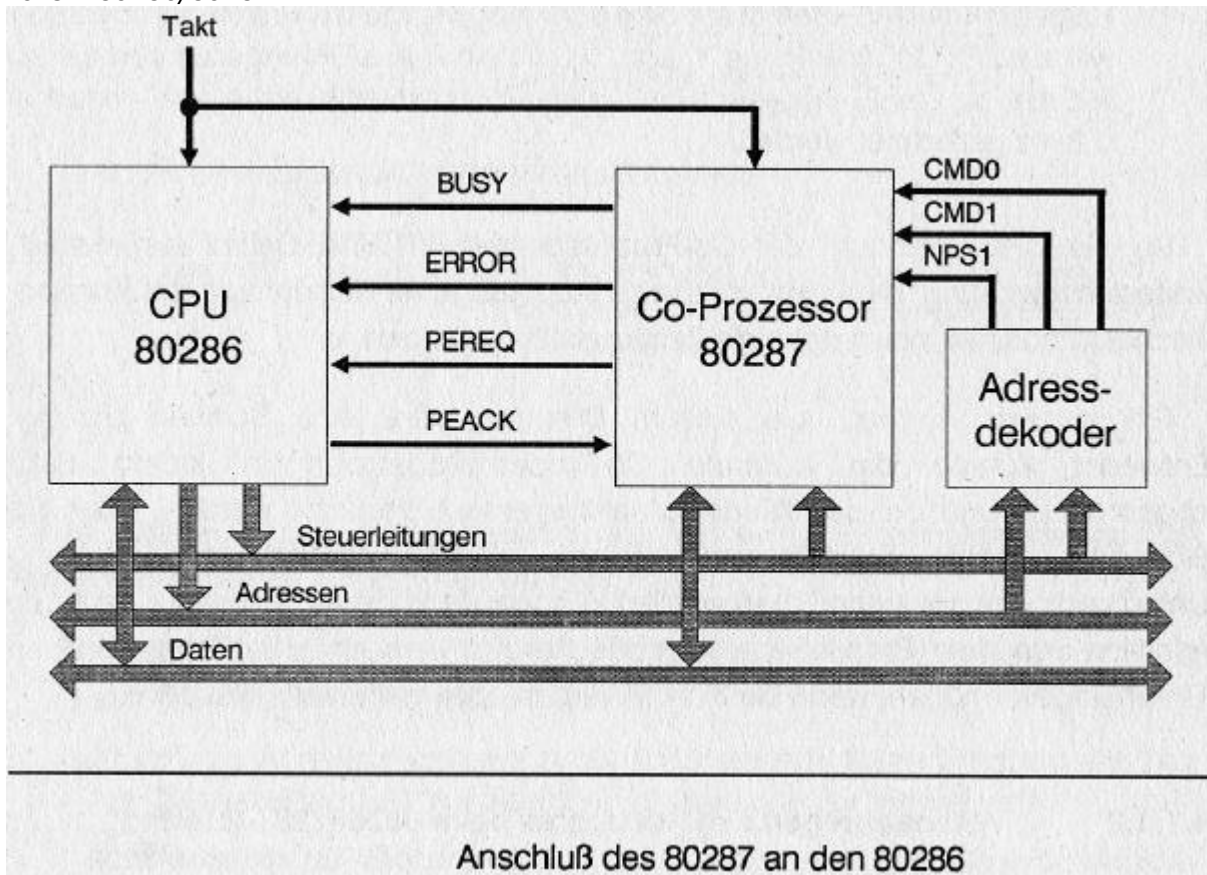
Folie: "8086 <-> 8087"



- CoPro wie CPU an Steuer-, Adress- und Datenleitungen
- wenn TEST Eingang der CPU inaktiv wird, ist CoPro fertig
- Error im CoPro l'ist in der CPU einen INT auf
- RQ/GT Signale spezielle CPU Signale zur Vergabe des Systembusses
- QS1/QS2 (queue status) werden ben'tigt da CPU instruction pre-fetch macht (Befehlsbytes im Voraus laden)

- > ueber Steuerleitungen QS1/QS2 erfahrt CoPro welche frueher geladenen Befehle jetzt in der CPU ausgefuehrt werden
- Intel-CoPro: kein direkter Speicherzugriff moeglich
- Intel: nicht ohne CPU lauffaehig
- Intel: expliziter Support durch Software noetig
- Synchronisation CPU und CoPro noetig
- > Parallelbetrieb CoPro/CPU moeglich

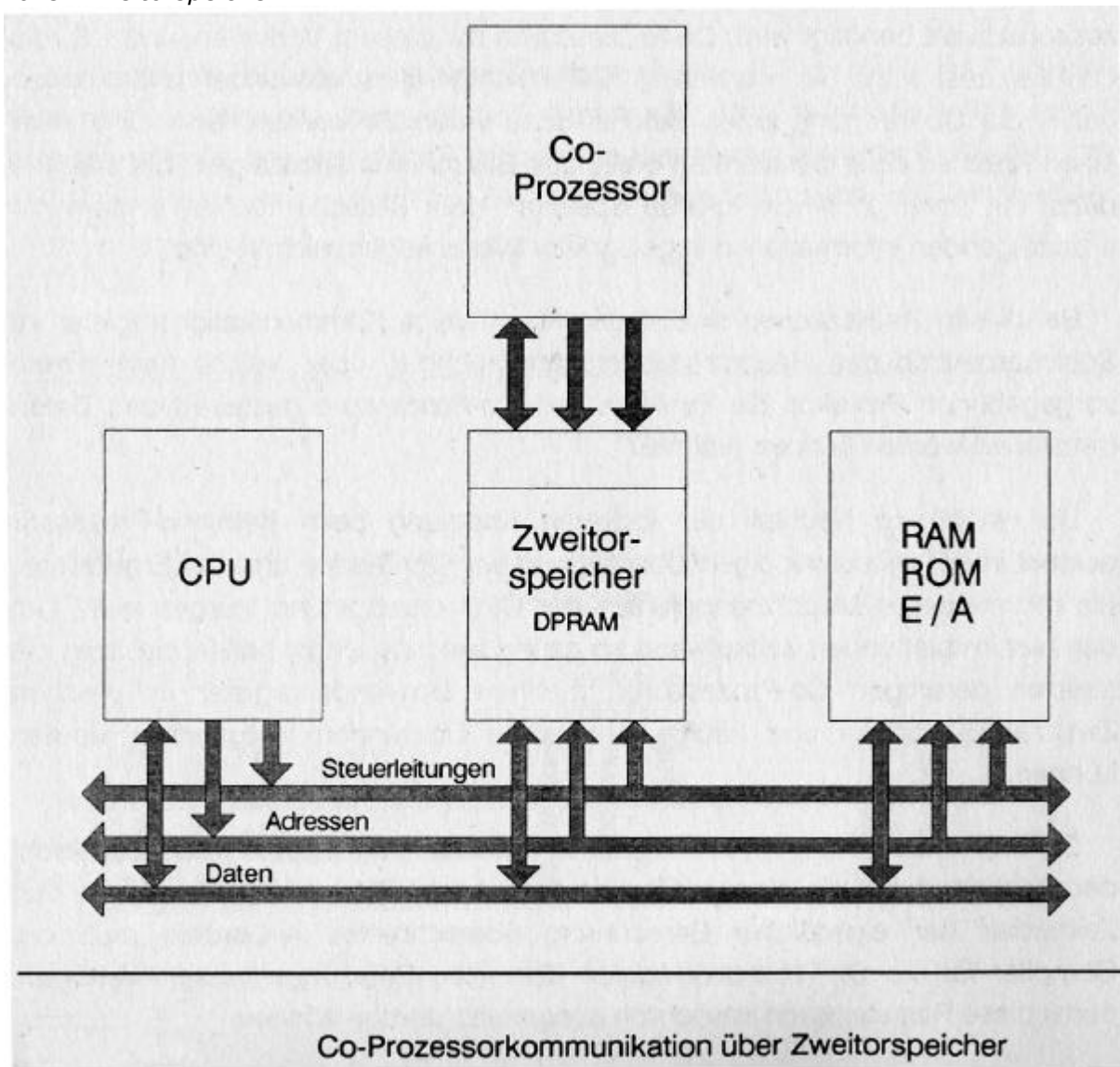
Folie: "80286/80287"



- CoPro nicht mehr am Adressbus
- > Ansprache CoPro ueber reservierte Protadressen (00F8h - 00FFh) von CPU
- CoPro kann Befehlscode und Befehlsadresse nicht mitlesen
- > zusaetzliche Uebertragungszyklen
- Einfuehrung einer Sync-Leitung ab 80287 statt "polling"
- PEREQ zur Anforderung eines Operandentransfers
- PEACK anzeigen des Datenzugriffs
- > Austausch von Daten durch die CPU
- > CoPro kann keine Kontrolle ueber den Bus uebernehmen
- Weiterentwicklung Intel + Konkurrenz (Harris, IIT, Cyrix, Weitek, AMD, USLI, C&T)
- heutzutage bei 80x86-Maschinen immer integriert
- CoPro hat eigene Register
- gibt spezielle Opcodes fuer CoPro (fangen in Assembler meist mit "F" an)
- Support idR auch durch hoehere Programmiersprachen
- bei neuen Sprachen meist automatisch (vgl. MMX) -> Transparenz

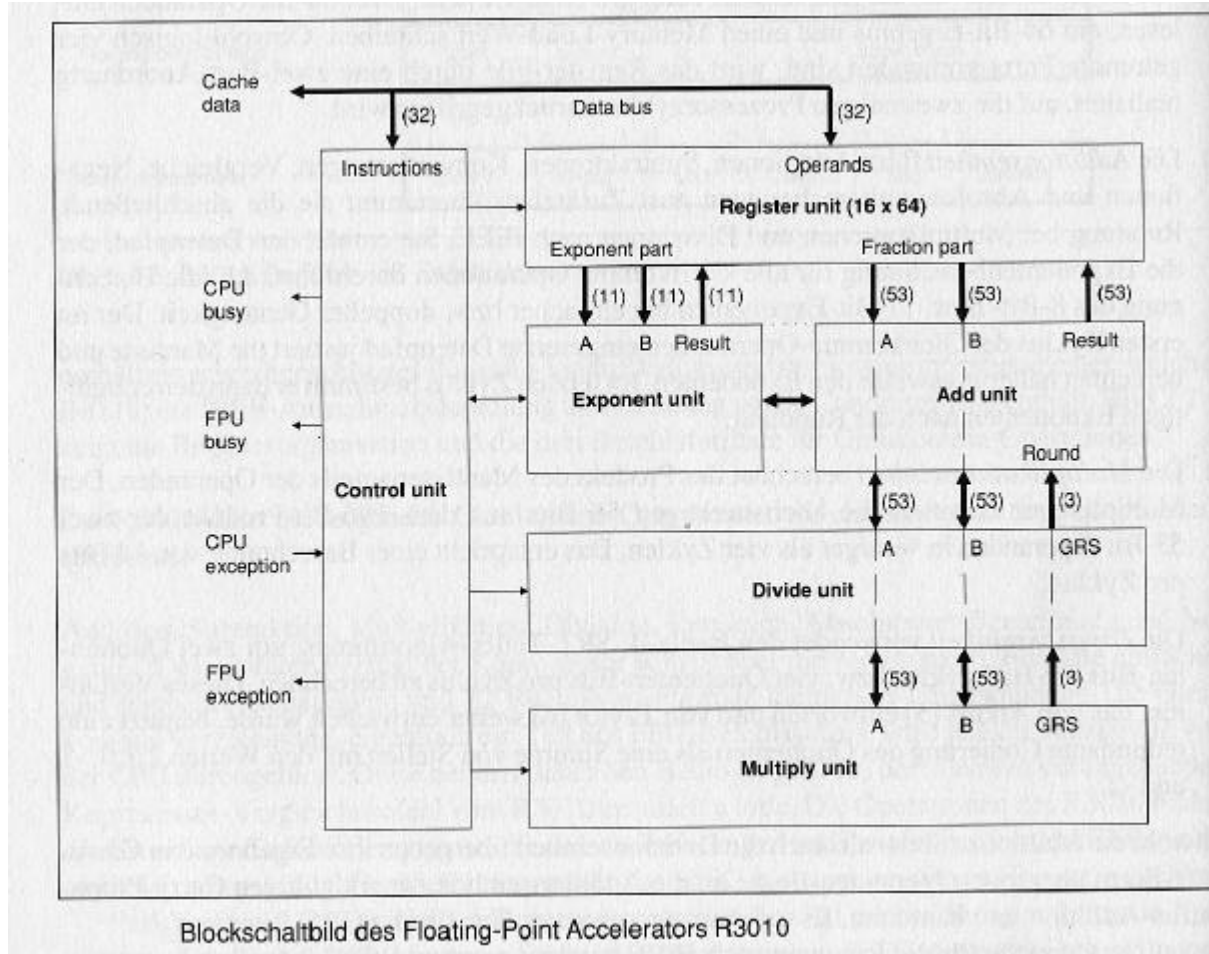
3. Weiteres / Ausblick

Folie "Zweiterspeicher"



- Copro als selbstaendiger Prozessor "memory mapped copro"
Bsp: i82730 zur Darstellung von Text und Grafik
- Motorola M68000-Familie (z.B. Amiga, Atari, MAC)
CPU: 680x0, erst ab 68020 (32bit) CoPro: 68881, ebenfalls CISC
CoPro im Gegensatz zu Intel selbstaendig; mehrere CoPro's moeglich

Folie "Blockdiagramm 3010"



- "seamless CoPro" (R/3010) -> Eigen"intelligenz" des CoPro's, da der CoPro in der CPU-Pipeline mit drinne haengt
- 16 fette 64bit-Register (schon damals! [25MHz])
- z.B. VAXstation 8700 mit VMS, SGI Indigo (beides zu besichtigen @L13)
- Sun 3/260-System mit Unix BSD 4.2 und Sparc RISC-Prozessor
- Bemerkenswert: gleiche Anzahl Transistoren wie 8087 (8bit!)
- > zigfache Leistung (64bit, mehr MHz, RISC, ...)

Quellen:

Matthias Wendt
Co-Prozessorstrukturen in Mikrorechnern
und ihre Anwendung in der Echtzeitdatenverarbeitung
Huethig Verlag
(konzeptionell empfehlenswert; "Fengler-kompatibel" :)

Peter Monadjemi / Juergen Riedel
Coprozessoren entraetselt
Systema Verlag
(mit Praxisbeispielen in Assembler)

Rolf-Juergen Bruess
RISC - Die MIPS-R3000-Familie
Architektur, Systembausteine, Compiler, Tools, Anwendungen
Verlag Siemens AG Berlin
(sehr spezialisiert)

Paul Chow
The MIPS-X RISC Microprocessor
Kluwer Academic Publishers
(geht bis auf E-Technik-Ebene)

Michael A. Miller
The 68000 Microprocessor Family
Architecture, Programming and Applications
Macmillan Publishing Company